

12/12

# BEST AVAILABLE COPY

DIALOG(R)File 351:DERWENT WPI  
(c)1998 Derwent Info Ltd. All rts. reserv.

002323773

WPI Acc No: 80-D0208C/198014

**Permanent store programming before storage of binary value - applies  
programming signal of specified duration to storage location and uses  
test interval to control duration length**

Patent Assignee: SIEMENS AG (SIEI )

Inventor: HEITMANN J

Number of Countries: 001 Number of Patents: 002

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Main IPC	Week
DE 2840305	A	19800327				198014 B	
DE 2840305	B	19800710				198029	

Priority Applications (No Type Date): DE 2840305 A 19780915

**Abstract (Basic): DE 2840305 A**

Binary values can be stored and/or modified in storage locations by  
programming signals. A programming signal (PR) allocated to the binary  
value is applied to the storage location in which it is just to be  
written.

A test time interval (T1) is determined by reading the storage  
location contents, after which the binary value is stored in the  
storage location. Total duration (T2) of the programming signal (PR)  
necessary for the long term storage of the binary value depends on the  
test time interval.

Title Terms: PERMANENT; STORAGE; PROGRAM; STORAGE; BINARY; VALUE; APPLY;  
PROGRAM; SIGNAL; SPECIFIED; DURATION; STORAGE; LOCATE; TEST; INTERVAL;  
CONTROL; DURATION; LENGTH

Derwent Class: U14

International Patent Class (Additional): G11C-007/00; G11C-017/00

(US)

Int. Cl. 2:

G 11 C 17/00

G 11 C 7/00

⑤

⑯ BUNDESREPUBLIK DEUTSCHLAND

DEUTSCHES



PATENTAMT

P  
DE 28 40 305 A 1

# Offenlegungsschrift 28 40 305

⑩

Aktenzeichen: P 28 40 305.6-53

⑪

Anmeldetag: 15. 9. 78

⑫

Offenlegungstag: 27. 3. 80

⑬

⑯

Unionspriorität:

⑰ ⑲ ⑳

④

Bezeichnung:

Verfahren zum Programmieren von beschreibbaren  
Festwertspeichern

DOC  
⑮

⑯

Anmelder:

Siemens AG, 1000 Berlin und 8000 München

⑯

⑯

Erfinder:

Heitmann, Jürgen, Dr.-Ing., 8000 München

Prüfungsantrag gem. § 28b PatG ist gestellt

28 40 305 A 1

1770

Patentansprüche

1. Verfahren zum Programmieren von beschreibbaren Festwertspeichern, bei denen Binärwerte in Speicherzellen durch Programmiersignale eingespeichert und/oder geändert werden, daß durch gekennzeichnet, daß der gerade zu beschreibenden Speicherzelle ein dem einzuspeichern-den Binärwert zugeordnetes Programmiersignal (PR) zugeführt wird, daß durch Lesen des Inhalts der Speicherzelle eine Prüfzeitdauer (T1) ermittelt wird, nach der der Binärwert erstmals in der Speicherzelle gespeichert ist und daß in Abhängigkeit von der Prüfzeitdauer (T1) die für eine dauerhafte Speicherung des Binärwerts erforderliche Gesamtdauer (T2) des Programmiersignals (PR) festgelegt wird.

15 2. Verfahren nach Anspruch 1, daß durch gekennzeichnet, daß das Programmiersignal (PR) aus kurzen Programmierimpulsen gebildet wird, daß nach jedem Programmierimpuls die Speicherzelle ausgelesen wird und daß die Gesamtdauer (T2) des Programmiersignals (PR) durch die Gesamtzahl der Programmierimpulse festgelegt wird.

25 3. Verfahren nach Anspruch 1 oder Anspruch 2, daß durch gekennzeichnet, daß die Gesamtdauer (T2) des Programmiersignals (PR) aus der Prüfzeitdauer (T1) durch Berechnung ermittelt wird.

30 4. Verfahren nach Anspruch 1 oder Anspruch 2, daß durch gekennzeichnet, daß die Gesamtdauer (T2) des Programmiersignals (PR) in Abhängigkeit von der Prüfzeitdauer (T2) tabellarisch gespeichert ist.

35 5. Verfahren nach einem der Ansprüche 1 bis 4, daß durch gekennzeichnet, daß die Programmierung beendet wird, falls die ermittelte Gesamtdauer (T2) des Programmier-

signals (PR) eine vorgegebene maximale Programmierzeitdauer überschreitet.

6. Schaltungsanordnung zur Durchführung des Verfahrens nach  
5 Anspruch 1, gekennzeichnet durch eine die Programmiersignale (PR) in Abhängigkeit von den einzuspeichernden Binärwerten erzeugende Programmierstufe (PS), durch einen den aus der gerade zu beschreibenden Speicherzelle gelesenen Binärwert mit dem einzuspeichernden Binärwert vergleichenden Vergleicher (VG), durch eine die Prüfzeitdauer (T1) messende und die Gesamtdauer (T2) des Programmiersignals (PR) ermittelnde Schaltstufe (SS) und durch einen den zeitlichen Ablauf der Programmierung steuernden Taktgeber (TG).
- 15 7. Schaltungsanordnung nach Anspruch 6, dadurch gekennzeichnet, daß ein Zwischenspeicher (ZS) vorgesehen ist, in dem die einzuspeichernden Binärwerte während der Programmierung gespeichert werden.
- 20 8. Schaltungsanordnung nach Anspruch 6 oder Anspruch 7, dadurch gekennzeichnet, daß die Schaltstufe (SS) ein Rechenwerk enthält, das aus der Prüfzeitdauer (T1) die Gesamtdauer (T2) der Programmiersignale (PR) errechnet.
- 25 9. Schaltungsanordnung nach Anspruch 6 oder Anspruch 7, dadurch gekennzeichnet, daß die Schaltstufe (SS) einen Speicher enthält, in dem verschiedene Prüfzeitdauern (T1) zugeordnete Gesamtzeitdauern (T2) gespeichert sind.
- 30 10. Schaltungsanordnung nach einem der Ansprüche 6 bis 9, dadurch gekennzeichnet, daß der Vergleicher (VG), die Schaltstufe (SS) und der Taktgeber (TG) Bestandteile eines Mikroprozessors sind.

SIEMENS AKTIENGESELLSCHAFT  
Berlin und München

Unser Zeichen

VPA

78 P 2381 BRD

5 Verfahren zum Programmieren von beschreibbaren Festwert-speichern.

Die Erfindung bezieht sich auf ein Verfahren zum Programmieren von beschreibbaren Festwertspeichern, bei denen Binärwerte in Speicherzellen durch Programmiersignale eingespeichert und/oder geändert werden. Weiterhin bezieht sich die Erfindung auf eine Schaltungsanordnung zur Durchführung des Verfahrens.

10 15 Als beschreibbare Festwertspeicher sind elektrisch programmierbare, elektrisch löschbare und elektrisch änderbare Festwertspeicher bekannt. Die Programmierung dieser Festwertspeicher erfolgt durch Programmiersignale, die, in Abhängigkeit von den einzuspeichernden Binärwerten, den entsprechenden Speicherzellen zugeführt werden. Diese Programmiersignale müssen während einer vorgegebenen Programmierdauer anliegen, um sicherzustellen, daß die Binärwerte über eine längere Zeitdauer im Festwertspeicher gespeichert bleiben. Ein Maß für die Sicherheit der Informationserhaltung 20 25 im Festwertspeicher ist der Programmiergrad. Der Program-

miergrad nimmt mit zunehmender Programmierdauer bis zu einem Wert von 100 % zu. Bei gleicher Programmierzeit kann der Programmiergrad in Abhängigkeit von den verwendeten Festwertspeicherbausteinen und auch von Speicherzelle zu

5 Speicherzelle innerhalb eines Festwertspeicherbausteins in einem verhältnismäßig breiten Bereich streuen. Weiterhin hängt der Programmiergrad von der Temperatur des Festwert- speichers während der Programmierung ab und zwar nimmt der Programmiergrad, ausgehend von einem Wert von 100 % mit

10 steigender Temperatur ab. Schließlich hängt der Programmier- grad auch von der Programmierspannung, also von der Ampli- tude des Programmiersignals ab.

15 Bei dem bekannten Verfahren zum Programmieren der Festwert- speicher müssen somit stark eingeschränkte Zeit-, Tempera- tur- und Spannungsbereiche beachtet werden. Die Zeitberei- che werden dabei so gewählt, daß der gewünschte Programmier- grad mit Sicherheit erreicht wird. Falls der gewünschte Programmiergrad jedoch bei verschiedenen Festwertspeichern

20 oder Speicherzellen früher erreicht wird, wird dies bei dem bekannten Verfahren nicht berücksichtigt. Außerdem kön- nen diejenigen Festwertspeicher nicht verwendet werden, bei denen der notwendige Programmiergrad bei einem größeren Temperatur- oder Spannungsbereich nicht erreicht wird.

25

Der Erfindung liegt daher die Aufgabe zugrunde, ein Verfah- ren zum Programmieren von Festwertspeichern anzugeben, bei dem die Programmierdauer selbsttätig an die Eigenschaften des Festwertspeichers oder der einzelnen Speicherzellen angepaßt wird.

Erfindungsgemäß wird die Aufgabe bei dem Verfahren der ein- gangs genannten Art dadurch gelöst, daß der gerade zu be- schreibenden Speicherzelle ein dem einzuspeichernden Binär- 35 wert zugeordnetes Programmiersignal zugeführt wird, daß durch Lesen des Inhalts der Speicherzelle eine Prüfzeit- dauer ermittelt wird, nach der der Binärwert erstmals in

5  
- 2 - VPA 78 P 2381 BRD

der Speicherzelle gespeichert ist, und daß in Abhängigkeit von der Prüfzeitdauer die für eine dauerhafte Speicherung des Binärwerts erforderliche Gesamtdauer des Programmiersignals festgelegt wird.

5

Das Verfahren gemäß der vorliegenden Erfindung macht davon Gebrauch, daß aus der Prüfzeitdauer, nach der erstmals der gewünschte Binärwert eingespeichert ist, auf die Gesamtdauer des Programmiersignals geschlossen werden kann, bei 10 dem der Binärwert mit großer Sicherheit über eine längere Zeitdauer im Festwertspeicher gespeichert bleibt.

Das Verfahren hat den Vorteil, daß der Festwertspeicher in kürzerer Zeit programmierbar ist, da die Gesamtdauer 15 jedes Programmiersignals individuell bestimmt wird und nicht auf eine bestimmte bzw. angenommene größte Gesamtdauer festgelegt werden muß. Bei gleicher mittlerer Gesamtdauer für die Programmierung kann ein erweiterter Temperatur- und Spannungsbereich zugelassen werden. Damit können auch die- 20 jenigen Festwertspeicher verwendet werden, die normalerweise bei den eingeschränkten Temperatur- und Spannungsbereichen nicht mehr eingesetzt werden dürfen.

Die Ermittlung der Zeitdauer und der Gesamtdauer des Pro- 25 grammiersignals wird auf besonders einfache Weise erreicht, wenn das Programmiersignal aus kurzen Programmierimpulsen gebildet wird, wenn nach jedem Programmierimpuls die Speicherzelle ausgelesen wird und wenn die Gesamtdauer des Pro- grammiersignals durch die Gesamtzahl der Programmierimpulse 30 festgelegt wird.

Zur Ermittlung der Gesamtdauer des Programmiersignals ist es vorteilhaft, wenn aufgrund empirischer Werte die Gesamtdauer des Programmiersignals aus der Prüfzeitdauer durch 35 Berechnung ermittelt wird oder wenn die Gesamtdauer des

Programmiersignals in Abhängigkeit von der Prüfzeitdauer tabellarisch gespeichert ist.

Um bei einem Festwertspeicher, der innerhalb der Temperatur-  
5 und Spannungsbereiche nicht mehr programmierbar ist, die Programmierung rechtzeitig abbrechen zu können ist es vorteilhaft, wenn die Programmierung beendet wird, falls die ermittelte Gesamtdauer des Programmiersignals eine vorgegebene maximale Programmierzeitdauer überschreitet.

10 Eine vorteilhafte Ausgestaltung einer Schaltungsanordnung zur Durchführung des Verfahrens ist gekennzeichnet durch eine die Programmiersignale in Abhängigkeit von den einzuspeichernden Binärwerten erzeugende Programmierstufe, durch  
15 einen den aus der gerade zu beschreibenden Speicherzelle gelesenen Binärwert mit dem einzuspeichernden Binärwert vergleichenden Vergleicher, durch eine die Prüfzeitdauer messende und die Gesamtdauer ermittelnde Schaltstufe und durch einen den zeitlichen Ablauf der Programmierung steuern-  
20 den Taktgeber. Dabei ist es günstig, wenn ein Zwischenspeicher vorgesehen ist, in dem die einzuspeichernden Binärwerte während der Programmierung gespeichert werden.

Falls die Gesamtdauer durch eine Berechnung ermittelt wird,  
25 ist es von Vorteil, wenn die Schaltstufe ein Rechenwerk enthält, das aus der Prüfzeitdauer die Gesamtdauer errechnet.

Falls das Rechengesetz zur Ermittlung der Gesamtdauer ta-  
30 bellarisch erfaßt ist, ist es günstig, wenn die Schaltstufe einen Speicher enthält, in dem verschiedenen Prüfzeitdauern zugeordnete Gesamtdauern gespeichert sind.

Die Schaltungsanordnung erfordert einen besonders geringen  
35 Aufwand, wenn der Vergleicher, die Schaltstufe und der Takt-

7  
 - 5 - VPA 78 P 2381 BRC

geber Bestandteile eines Mikroprozessors sind.

Im folgenden wird eine Durchführung des Verfahrens gemäß der Erfindung anhand von Zeichnungen beschrieben.

5 Es zeigen:

Fig. 1 eine Darstellung des Programmiergrads eines Festwertspeichers in Abhängigkeit von der Zeitdauer eines Programmiersignals,

Fig. 2 ein Blockschaltbild einer Schaltungsanordnung zum  
10 Programmieren des Festwertspeichers.

Bei der Darstellung in Fig. 1 sind in Abszissenrichtung die Zeit  $t$  und in Ordinatenrichtung der Programmiergrad  $P$  und das Programmiersignal PR aufgetragen. Bei der Darstellung des Programmiergrads  $P$  stellt die durchgezogene dargestellte Linie die Kennlinie einer bestimmten Speicherzelle dar, während die beiden daneben verlaufenden, gestrichelt dargestellten Linien den Streubereich darstellen.  
 Der Streubereich wird entweder durch die Kennlinien der restlichen Speicherzellen eines Festwertspeichers oder die Kennlinien von Speicherzellen in weiteren Festwertspeichern dargestellt. Das Programmiersignal PR wird bei der Darstellung aus einer Mehrzahl von Programmierimpulsen gebildet.

25

Zum Zeitpunkt  $t_0$  wird der erste Programmierimpuls des Programmiersignals PR abgegeben. Es wird angenommen, daß der Festwertspeicher zunächst gelöscht ist und in allen Speicherzellen der Binärwert 0 eingespeichert ist und in eine betrachtete Speicherzelle der Binärwert 1 eingespeichert werden soll. Weiterhin wird angenommen, daß nach jedem Programmierimpuls die Speicherzelle ausgelesen wird und geprüft wird, ob der einzuspeichernde Binärwert 1 bereits in der Speicherzelle gespeichert ist.

Nach dem ersten Programmierimpuls ist der Binärwert 1 noch nicht eingespeichert, so daß weitere Programmierimpulse erzeugt werden. Zum Zeitpunkt t1, nach der Prüfzeitdauer T1 wird erstmals der Binärwert 1 aus der Speicherzelle ausgelesen. Die Programmierung des Festwertspeichers kann damit aber noch nicht beendet werden, da nach dieser Zeitdauer des Programmiersignals PR eine Informationserhaltung über eine genügend lange Zeit noch nicht gewährleistet werden kann. Die Informationserhaltung wird erst dann gewährleistet, wenn der Programmiergrad von 100 % erreicht ist.

Da der prinzipielle Verlauf der Kennlinien der Festwertspeicher bekannt ist und auch empirisch ermittelt werden kann, kann aus der Prüfzeitdauer T1 die Gesamtdauer T2 ermittelt werden, mit der die Speicherzelle durch das Programmiersignal PR beaufschlagt werden muß, um den Programmiergrad von 100 % zu erreichen. Die Ermittlung der Gesamtdauer erfolgt beispielsweise durch Berechnung, wenn die Kennlinie durch eine einfache Funktion, beispielsweise eine Parabel angenähert werden kann. Die Gesamtdauern können auch in Abhängigkeit von verschiedenen Prüfzeitdauern tabellarisch gespeichert sein, so daß sich die Gesamtdauer T2 des Programmiersignals PR aus der Prüfzeitdauer T1 unmittelbar ergibt. Eine die Programmierung durchführende Schaltungsanordnung erfordert dabei einen besonders geringen Aufwand, wenn das Programmiersignal PR durch die Prüfimpulse dargestellt wird, da dann die Prüfzeitdauer T1 durch die Anzahl der Programmierimpulse quantisiert angegeben werden kann und auch die Gesamtzeitdauer T2 durch die Gesamtzahl von Programmierimpulsen angegeben werden kann.

Zum Zeitpunkt t2, nach der Gesamtdauer T2, ist der Programmiergrad von 100 % erreicht und eine Informationserhaltung über eine längere Zeit ist damit gewährleistet. Das Programmiersignal PR wird damit beendet und mit der Program-

mierung einer weiteren Speicherzelle des Festwertspeichers kann begonnen werden.

Falls der Binärwert 1 zum ersten Mal zum Zeitpunkt  $t_1'$  aus 5 der zu programmierenden Speicherzelle ausgelesen worden wäre, wäre der Programmiergrad P von 100 % erst zu einem nicht dargestellten späteren Zeitpunkt erreicht worden.

Da durch das Verfahren die Gesamtdauer T2 individuell für 10 jede Speicherzelle durch die entsprechende Prüfzeitdauer T1 festgelegt wird, muß die Gesamtdauer T2 des Programmier- signals PR nicht nach der größten zugelassenen Gesamtdauer bemessen werden. Die Gesamtdauer T2 wird somit individuell 15 an die einzelnen Speicherzellen selbsttätig angepaßt und es wird eine kürzere Programmierzeit für den gesamten Festwert- speicher erreicht. Falls die ursprüngliche Programmierzeit beibehalten werden kann, können auch Festwertspeicher pro- grammiert werden, die in einem erweiterten Temperatur- oder Spannungsbereich, bei Verwendung des bekannten Verfahrens 20 nicht mehr programmiert werden könnten.

Bei dem in Fig. 2 dargestellten Blockschaltbild einer Schal- tungsanordnung zum Programmieren von Festwertspeichern wer- 25 den dem Festwertspeicher SP die Programmiersignale PR von einer Programmierstufe PS zugeführt. Die Programmierstufe PS kann in bekannter Weise ausgebildet sein. Der einzuspei- chernde Binärwert wird als Signal D1 der Programmierstufe PS über einen Zwischenspeicher ZS zugeführt. In den Zwi- schenspeicher ZS gelangt der Binärwert durch ein Signal 30 D, das nach dem Betätigen eines Kontaktes K erzeugt wird. Der Kontakt K wird entweder durch eine Taste oder durch einen Lochstreifen gesteuert. Ein Taktgeber TG gibt an den Zwischenspeicher ZS ein Taktsignal S1 ab, mit dem der Bi-... närwert des Signals D übernommen wird. Der Taktgeber TG 35 erzeugt weiterhin die das Programmiersignal PR bildenden.

Programmierimpulse und gibt sie als Signale S2 an die Programmierstufe PS ab. Gleichzeitig gibt er ein Signal S3 an den Festwertspeicher SP ab, mit dem dieser vor jedem Programmierimpuls auf das Einspeichern und nach jedem Programmierimpuls auf das Auslesen umgeschaltet wird.

Ein Vergleicher VG vergleicht zu durch Signale S4 festgelegten Zeitpunkten, die einzuspeichernden Binärwerte, die durch die Signale D1 dargestellt werden, mit den aus dem 10 Festwertspeicher ausgelesenen Binärwerten, die durch Signale D2 dargestellt werden. Wenn erstmals die Binärwerte der Signale D1 und D2 übereinstimmen, gibt der Vergleicher VG ein Signal S5 an eine Schaltstufe SS ab, die aus der Zeitdifferenz zwischen dem Beginn der Programmierung und dem 15 Auftreten des Signals S5 die Prüfzeitdauer T1 mißt. Aus der Prüfzeitdauer T1 ermittelt die Schaltstufe SS die Gesamtdauer T2 entweder durch Rechnung oder durch Auslesen eines dort tabellarisch gespeicherten Wertes, gibt an den Taktgeber TG Signale S6 ab, die die Gesamtzahl der Programmierimpulse angibt. Die Schaltstufe SS wird dabei durch 20 vom Taktgeber TG abgegebene Signale S7 gesteuert. Wenn die Anzahl der Programmierimpulse mit der durch die Signale angegebenen Anzahl übereinstimmt, wird das Signal S2 und damit das Programmiersignal PR beendet. Anschließend wird 25 mit der Programmierung der nächsten Speicherzelle begonnen.

Auf eine Darstellung der Adressensteuerung, mit der die verschiedenen Speicherzellen des Festwertspeichers SP ansteuert werden, wurde verzichtet, da sie nicht Gegenstand 30 der vorliegenden Erfindung ist. Außerdem wurde die Durchführung des Verfahrens auf die Programmierung einer einzigen Speicherzelle beschränkt. In ähnlicher Weise können auch mehrere Speicherzellen, beispielsweise acht, gleichzeitig programmiert werden.

M  
- 9 - VPA 78 P 2331 BRD

Zur Ermittlung der Gesamtdauer T2 kann die Schaltstufe mit einem Rechenwerk versehen sein, oder einen Festwertspeicher enthalten, in dem die verschiedenen Prüfzeitdauern T1 zu geordneten Gesamtzeitdauern T2 gespeichert sind. Auch kann 5 die Schaltstufe SS einen Vergleicher enthalten, der eine Beendigung der Programmierung veranlaßt, wenn die ermittelte Gesamtdauer T2 des Programmiersignals PR eine vorgegebene maximale Programmierzeit überschreitet. In diesem Fall ist der zu programmierende Festwertspeicher für den vorgesehenen Einsatzfall nicht geeignet.

Eine besonders einfache Ausführungsform der Schaltungsanordnung wird erreicht, wenn der Taktgeber TG, der Zwischen speicher ZS, der Vergleicher VG und die Schaltstufe SS Be standteile eines Mikroprozessors sind. In diesem Fall gibt 15 der Mikroprozessor die Signale S2 und D1 an die in bekannter Weise ausgebildete Programmierstufe PS ab und ihm werden die Signale D2 zugeführt, die beim Lesen der gerade zu programmierenden Speicherzelle vom Festwertspeicher SP 20 abgegeben werden.

10 Patentansprüche

2 Figuren

Die Erfindung bezieht sich auf ein Verfahren zum Programmieren von beschreibbaren Festwertspeichern, bei denen Binärwerte durch Programmiersignale (PR) eingespeichert werden.

Die Gesamtdauer (T2) des Programmiersignals (PR) wird in Abhängigkeit von einer Prüfzeitdauer (T1) ermittelt, wobei

10 die Prüfzeitdauer (T1) die Zeitdauer angibt, nach der der gewünschte Binärwert erstmals in der zu beschreibenden Speicherzelle gespeichert ist. Die Ermittlung der Gesamtdauer (T2) erfolgt entweder durch Berechnung oder durch tabellarische Speicherung. Das Programmiersignal (PR) wird vorzugsweise aus einer Mehrzahl von kurzen Programmierimpulsen gegebildet.

Das Verfahren wird verwendet bei der Programmierung von elektrisch änderbaren oder elektrisch löschbaren Festwertspeichern.

(Fig. 2)

Nummer: 28 40 305  
Int. Cl. 2: G 11 C 17/00  
Anmeldetag: 15. September 1978  
Offenlegungstag: 27. März 1980

- 13 -

2840305 78 P 2381 BRD 1/1

FIG 1

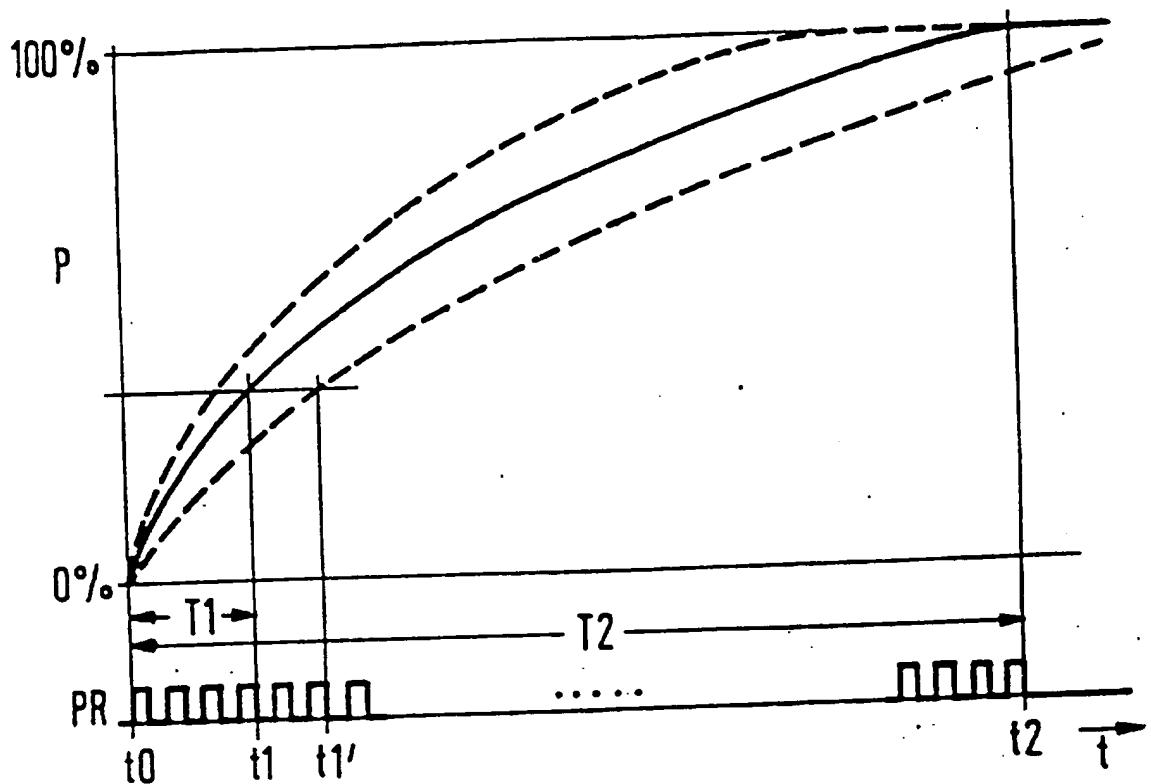
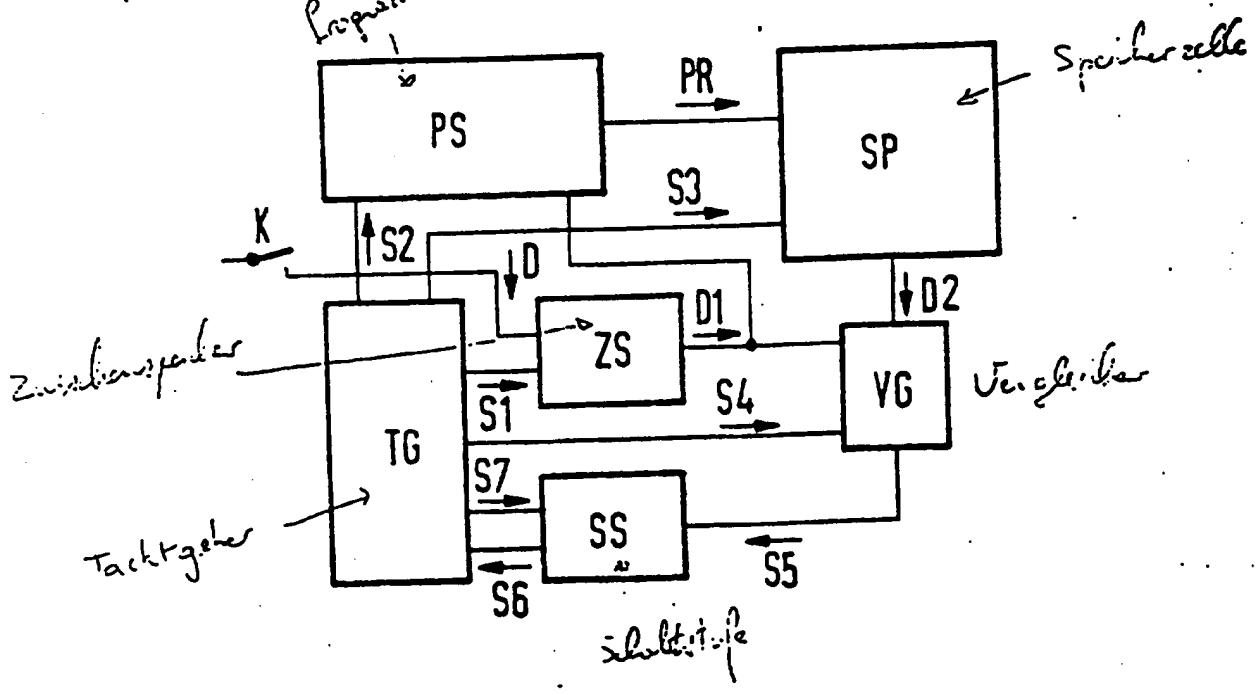


FIG 2



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**